

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
1. September 2005 (01.09.2005)

PCT

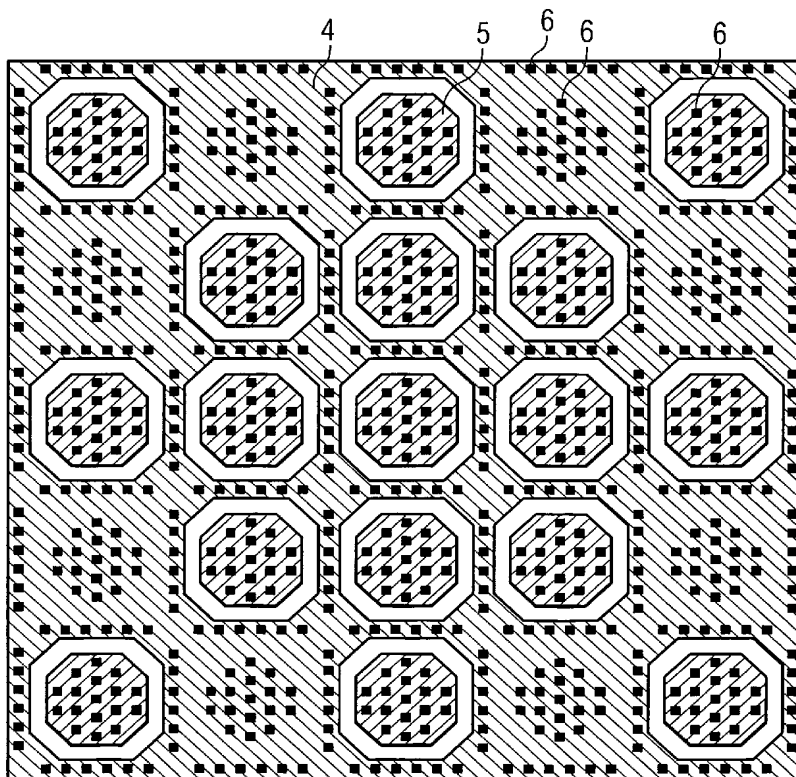
(10) Internationale Veröffentlichungsnummer  
**WO 2005/081308 A2**

- (51) Internationale Patentklassifikation<sup>7</sup>: **H01L 23/00**
- (21) Internationales Aktenzeichen: PCT/DE2005/000268
- (22) Internationales Anmeldedatum:  
16. Februar 2005 (16.02.2005)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:  
10 2004 008 803.9  
20. Februar 2004 (20.02.2004) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **ZENTRUM MIKROELEKTRONIK DRESDEN AG** [DE/DE]; Grenzstrasse 28, 01109 DRESDEN (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **THIEM, Steffen** [DE/DE]; Bahnhofstrasse 6, 01468 Moritzburg (DE). **BUSCHBECK, Steffen** [DE/DE]; Hans-Dankner-Strasse 9, 01069 Dresden (DE).
- (74) Anwälte: **ADLER, Peter** usw.; Lippert, Stachow & Partner, Krenkelstrasse 3, 01309 Dresden (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL,

[Fortsetzung auf der nächsten Seite]

(54) Title: PROTECTIVE DIODE FOR PROTECTING SEMICONDUCTOR SWITCHING CIRCUITS FROM ELECTROSTATIC DISCHARGES

(54) Bezeichnung: SCHUTZDIODE ZUM SCHUTZ VON HALBLEITERSCHALTKREISEN GEGEN ELEKTROSTATISCHE ENTLADUNGEN



(57) Abstract: The invention relates to an arrangement of a protective diode for protecting semiconductor switching circuits from electrostatic discharges. The aim of the invention is to create an arrangement by which means improved ESD protection with optimum chip surface use and an improved latch-up behaviour can be achieved. To this end, the planar diode consists of a first insular electrode surrounded by a second electrode, the contacts of the first electrode being contacted by a first metallic plane, and the contacts of the second electrode by a second, superimposed metallic plane.

(57) Zusammenfassung: Der Erfindung, die eine Anordnung einer Schutzdiode zum Schutz von Halbleiterschaltkreisen gegen elektrostatische Entladungen betrifft, liegt die Aufgabe zugrunde, eine Anordnung zu schaffen, mit der ein verbesserter ESD-Schutz mit einer optimalen Chipflächennutzung und einem verbessertem Latch-up-Verhalten erreicht wird.

[Fortsetzung auf der nächsten Seite]

WO 2005/081308 A2



AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts*

**(84) Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU,

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.